

Programmation via STEP 7

Programmation sur API langage
grafcet

Présentation de S7-GRAPH

Langage de programmation S7-GRAPH

Le langage de programmation S7-GRAPH s'ajoute à l'éventail des fonctions de STEP 7. Il permet de programmer graphiquement les commandes séquentielles.

Avec S7-GRAPH, vous programmerez aisément et rapidement des commandes séquentielles que vous souhaitez piloter avec un système d'automatisation SIMATIC. Le processus est subdivisé en étapes au nombre de fonctions limité, la séquence est représentée graphiquement et peut être documentée par des vues et des textes.

Les actions à exécuter sont associées aux étapes, tandis que des transitions règlent l'évolution entre deux étapes successives (réceptivités). Pour définir les réceptivités des transitions ainsi que les verrouillages ou les surveillances d'étape, vous aurez à utiliser un nombre restreint d'éléments du langage de programmation CONT (schéma à contacts) ou LOG (logigramme).

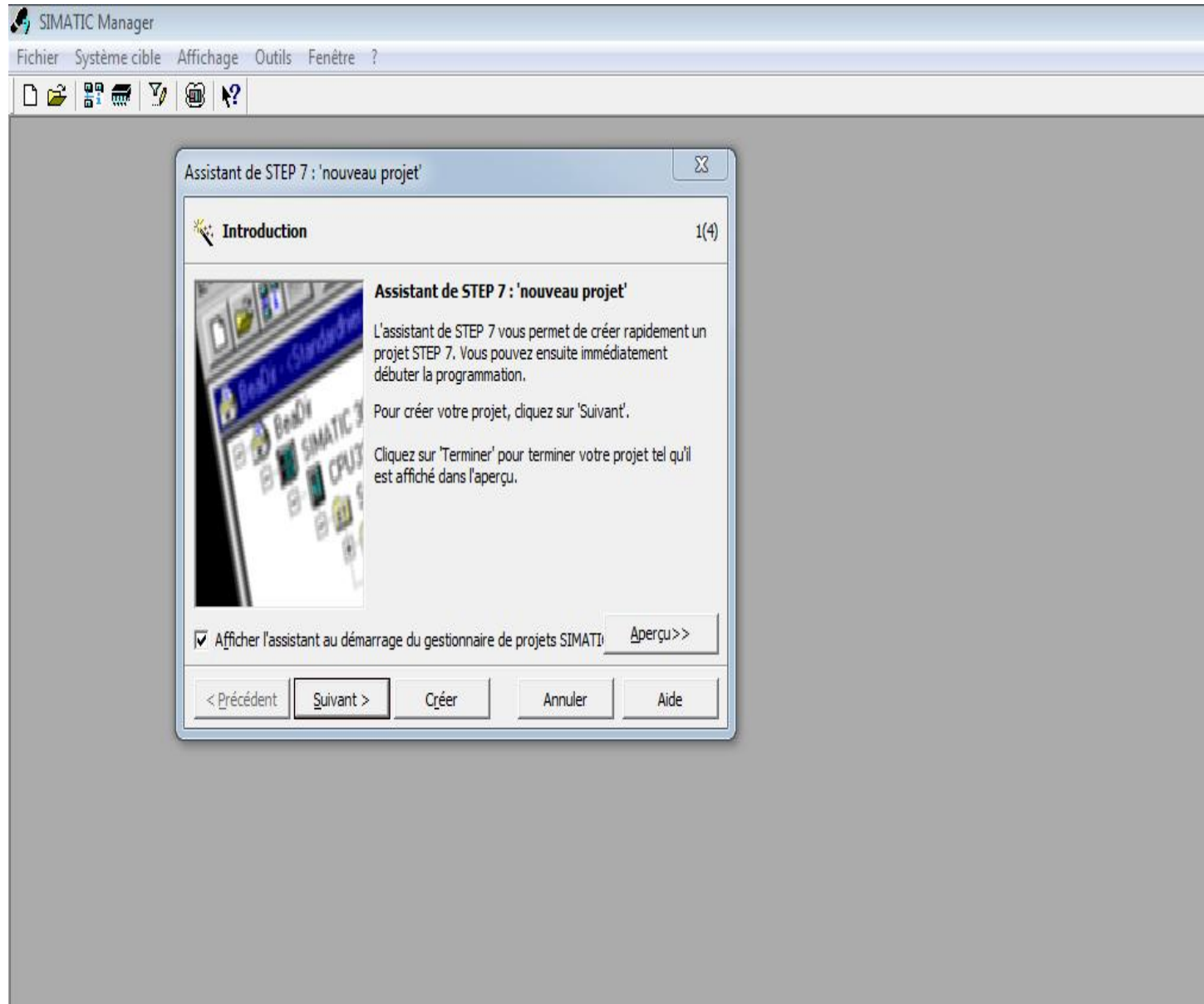
Création du projet

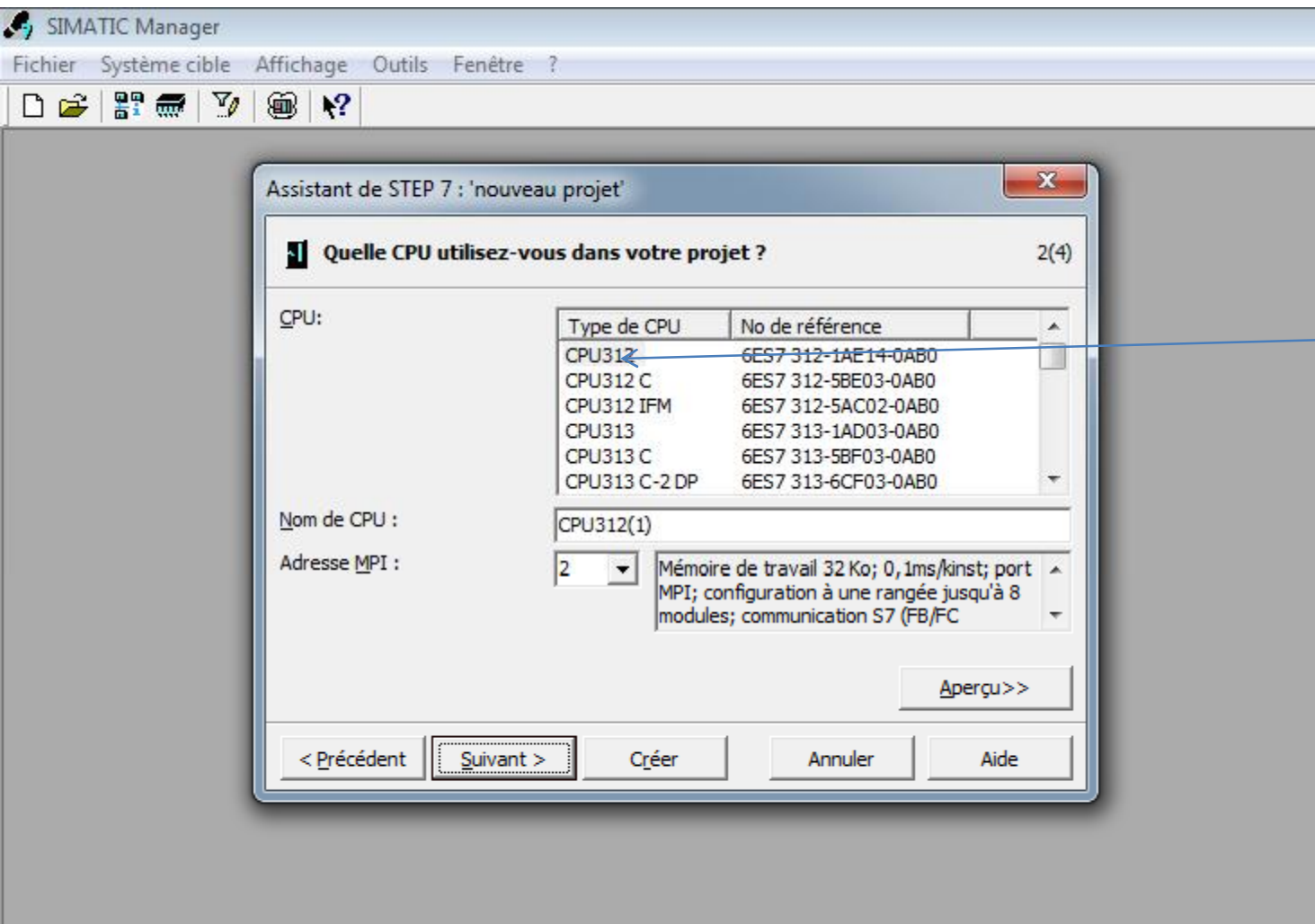
Dans STEP 7, les projets concernant des commandes séquentielles ne diffèrent pas des autres.

Pour créer un nouveau projet dans SIMATIC Manager, procédez de la manière suivante :

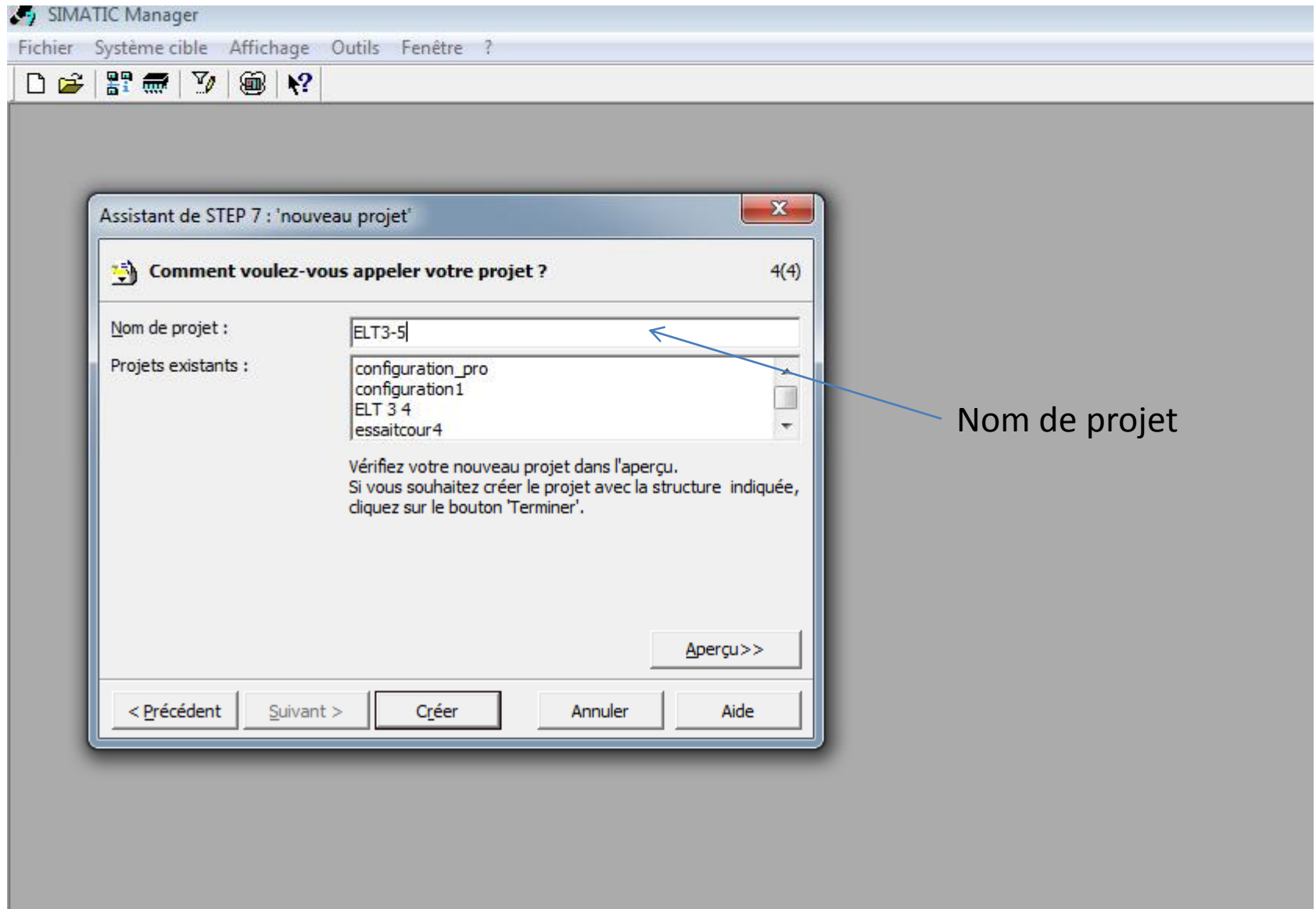
- 1 Choisissez la commande **Fichier > Nouveau**.

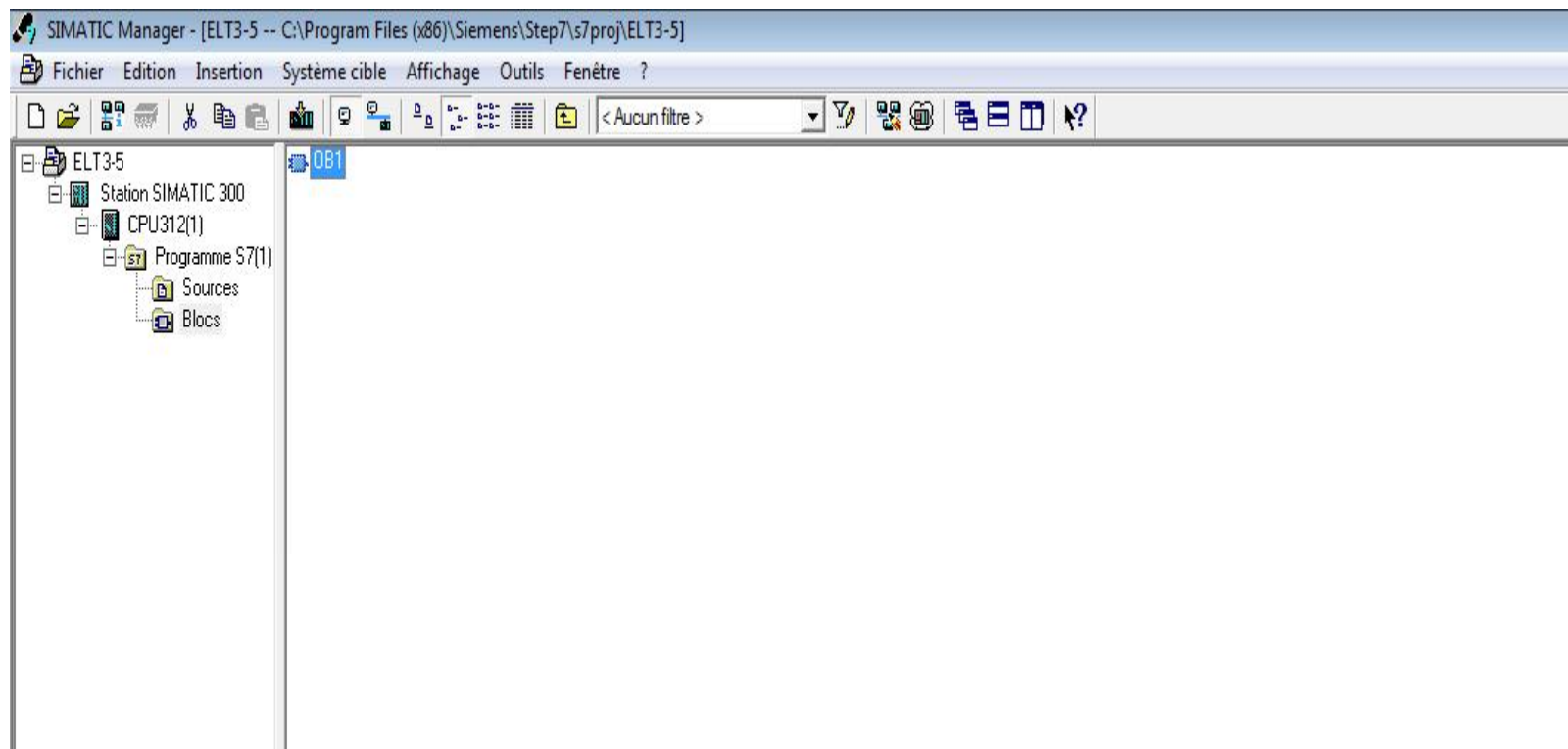
- 2 Donnez au projet le nom « ELT3-5 ».

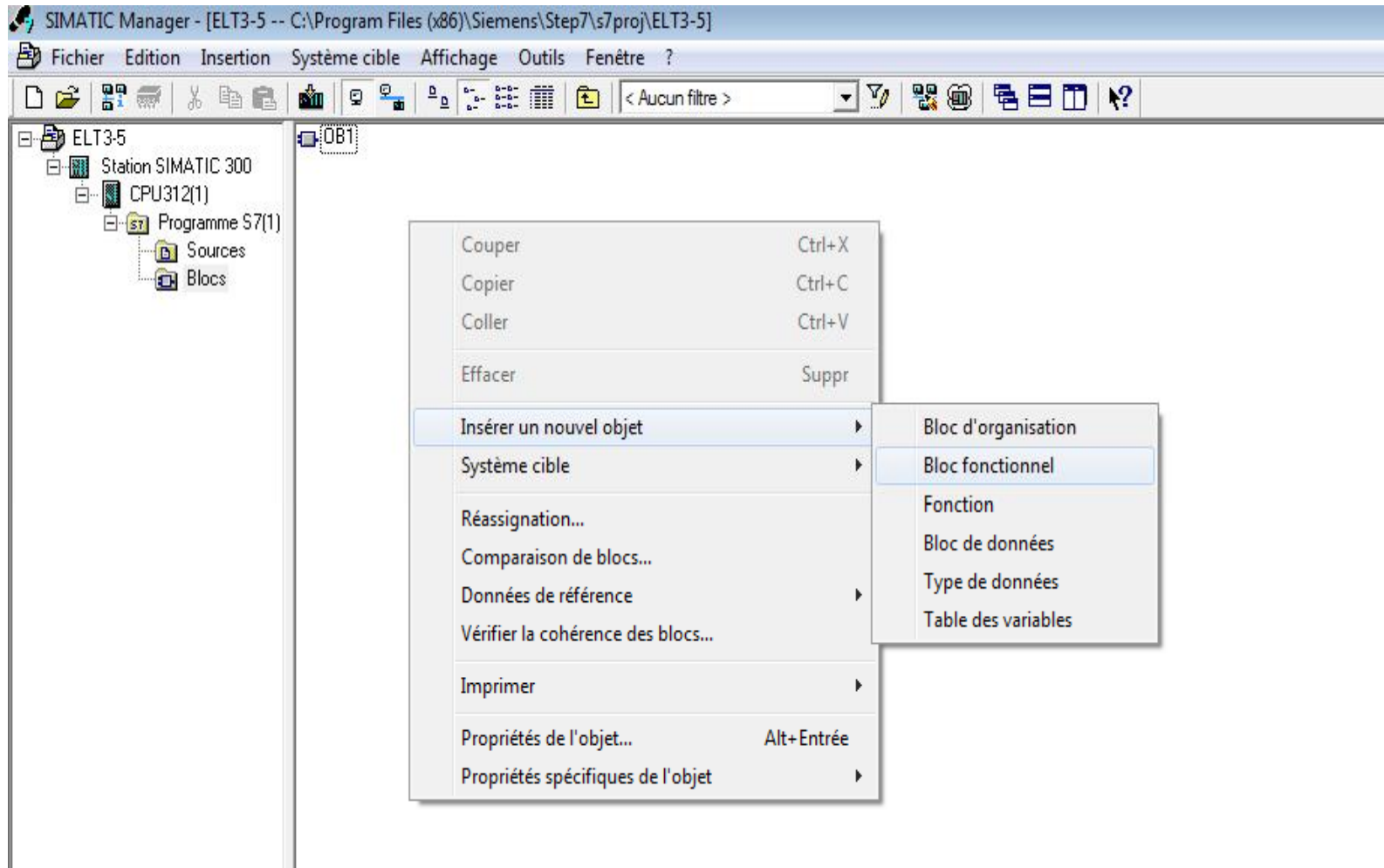


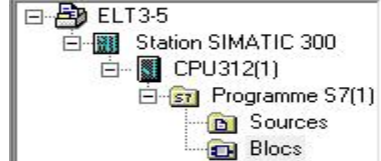
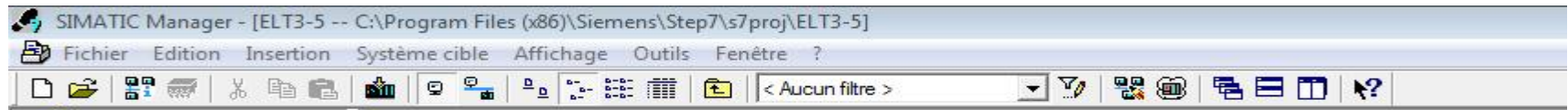


sélectionner le CPU









OB1

Propriétés - Bloc fonctionnel

Général (1) | Général (2) | Appels | Attributs

Nom : ☐ Multinstance

Nom symbolique :

Commentaire :

Langage de création : ←

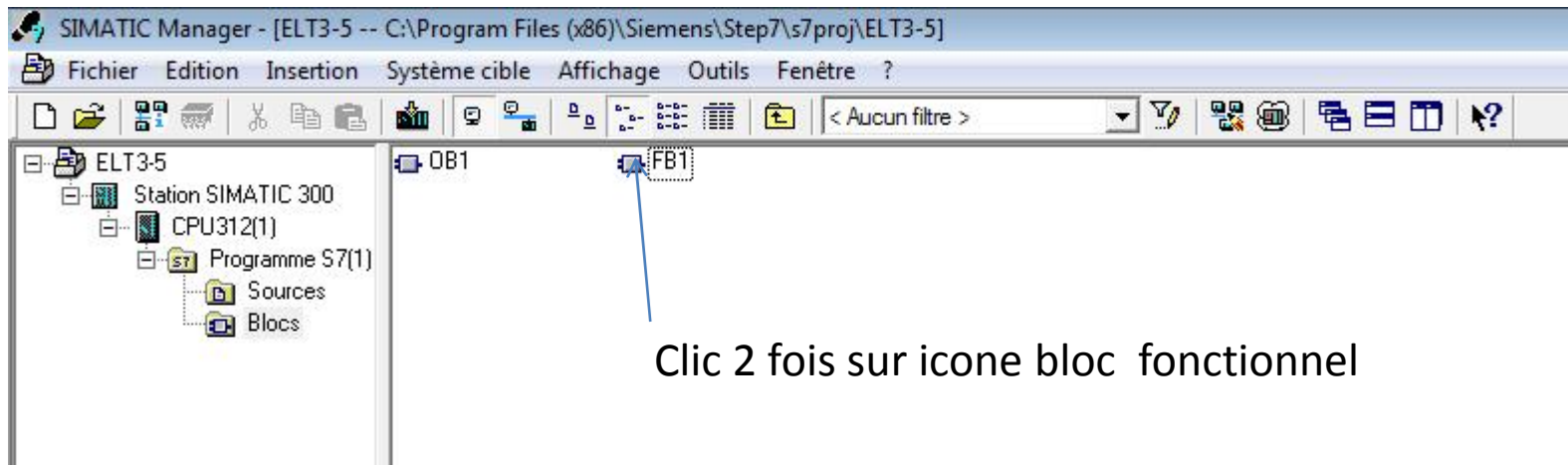
Chemin du projet :

Lieu d'archivage du projet :

	Code	Interface
Date de création :	06/04/2020 11:43:12	
Dernière modification :	06/04/2020 11:43:12	06/04/2020 11:43:12
Commentaire :		

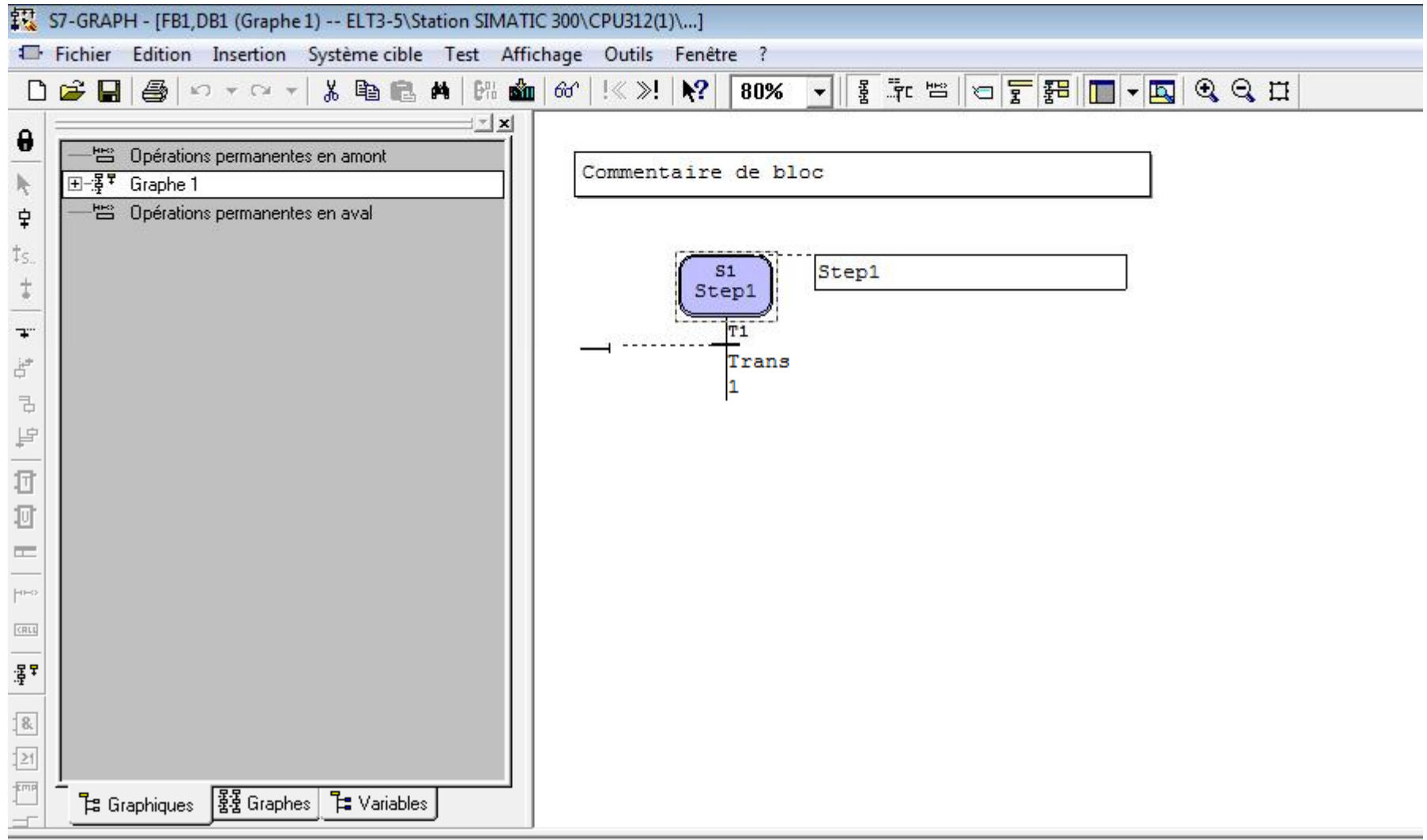
OK Annuler Aide

Langage graphique



Clic 2 fois sur icone bloc fonctionnel

Programme votre grafcet étape transition



Paire étape/transition et étape initiale

Paire étape/transition

Par défaut, le FB S7-GRAPH contient déjà une paire étape/transition vide à laquelle vous pouvez ajouter d'autres paires.

Les étapes et transitions ne peuvent être insérées séparément dans le graphe séquentiel mais sont toujours insérées par paires.

Elles reçoivent automatiquement un numéro lors de l'insertion. Vous pouvez les renuméroter plus tard pour assurer une numérotation continue et améliorer la clarté du programme.

Etape initiale

L'étape initiale est l'étape d'un graphe séquentiel qui est d'abord activée au premier appel d'un FB S7-GRAPH, sans tenir compte de l'état des conditions. Elle n'est pas obligatoirement la première étape du graphe.

Durant l'exécution cyclique du graphe séquentiel, cette étape n'est activée, comme toute autre étape, que lorsque la réceptivité de la [transition](#) précédente est vraie.

Quand le paramètre de FB INIT_SQ est à 1, le graphe séquentiel est initialisé, c'est-à-dire qu'il démarre à l'étape initiale.

Actions standard

Actions standard avec et sans Interlock

Toutes les actions standard peuvent être combinées à un Interlock (verrouillage). Dans ce cas, l'action n'est exécutée que si les conditions de l'Interlock sont remplies (ajouter la lettre C pour "conditionnelle").

Les actions standard sans Interlock sont exécutées tant que l'étape est active.

Opération	Identificateur d'opérande	Adresse d'opérande	Signification
N[C]	A,E,M,D	m.n	Tant que l'étape est active [et l'Interlock vrai], l'opérande est à 1.
S[C]	A,E,M,D	m.n	Set (mise à 1) : dès que l'étape est active [et l'Interlock vrai], l'opérande est mis à 1 et reste ensuite à 1 (mémorisé).
R[C]	A,E,M,D	m.n	Reset (remise à 0) : dès que l'étape est active [et l'Interlock vrai], l'opérande est mis à 0 et reste ensuite à 0 (mémorisé).
D[C]	A,E,M,D	m.n	Delay (retard à la montée) : n secondes après l'activation de l'étape [l'Interlock étant vrai], l'opérande est à 1 pour la durée de l'activation. Ceci n'est pas le cas si la durée d'activation est inférieure à n secondes (non mémorisé).
	T#<const>		Constante de temps
L[C]	A,E,M,D	m.n	Impulsion limitée : quand l'étape est active [et l'Interlock vrai], l'opérande est à 1 pendant n secondes (non mémorisé).
	T#<const>		Constante de temps
CALL[C]	FB, FC, SFB, SFC	N° du bloc	Appel de bloc : tant que l'étape est active [et l'Interlock vrai], le bloc spécifié est appelé.

[] = addition facultative d'un Interlock ; m = adresse d'octet ; n = adresse de bit ; plage d'adresses : 0.0 à 65535.7

Opérande D : DBi.DBXm.n (i = n° de bloc, DBXm.n = bit dans le DB)

FB/SFB = bloc fonctionnel (système) ; FC/SFC = fonction (système)

CALL[C] FB/SFB nécessite un DB d'instance.

EXAMPLE 1

— un wagonnet se déplace du point **A** à partir d’une action sur un bouton poussoir **M**, vers le point **B**, rester **5 secondes en B**. puis il revient en **A**. Le cycle ne peut se recommencer que si le wagonnet est en **A** et on appuie sur **M**.

Établir le Grafcet du système

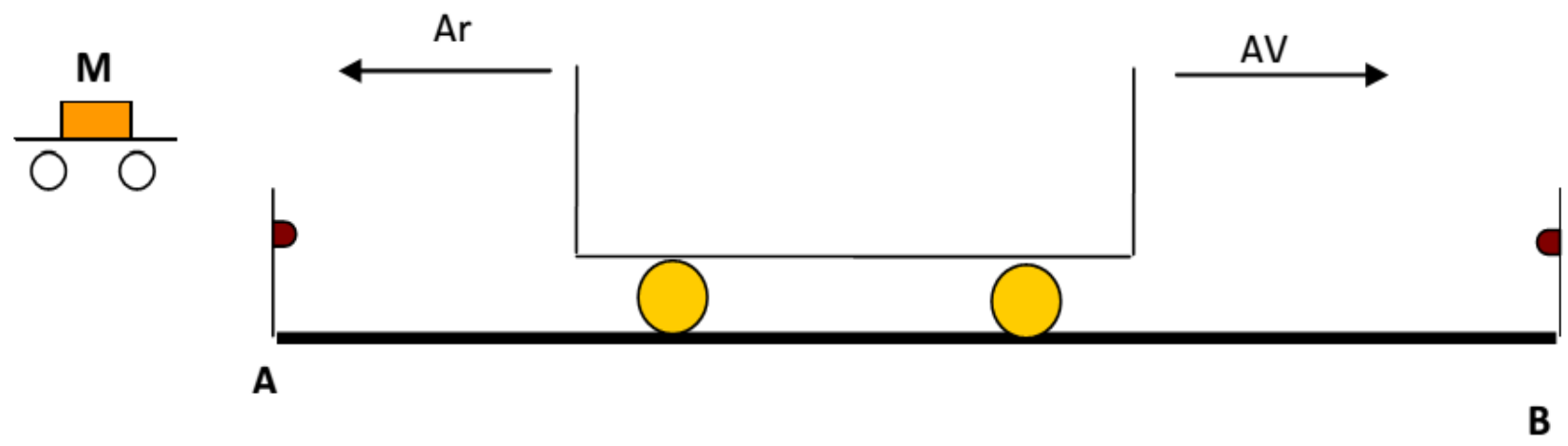
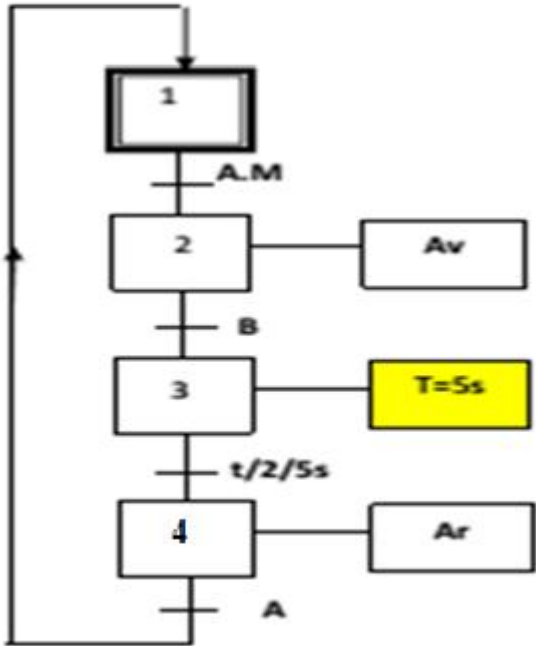


Tableau d'analyse

Informations (Réceptivités)	Taches (Actions)
Le chariot est à la position initiale ET On appuie sur le Bouton Marche= A.M	-Déplacer le chariot à droite (Av)
Le chariot est arrivé à la position B= B	-Armer le temporisateur à 5 s (T=5s)
5 secondes se sont écoulées (FT1)	-Déplacer le chariot à gauche (Ar)
Le chariot est arrivé à la position initiale = A	(Repos)

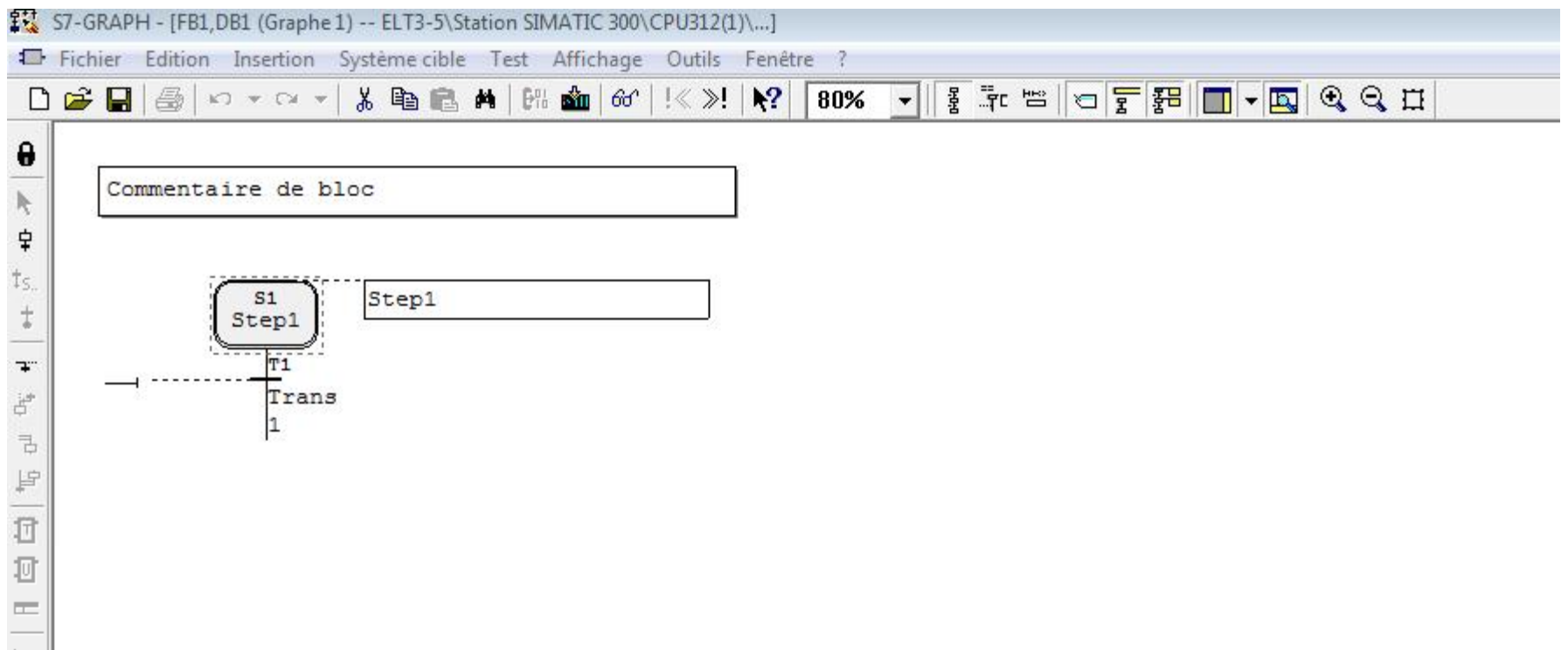


Programmation sur API langage grafcet

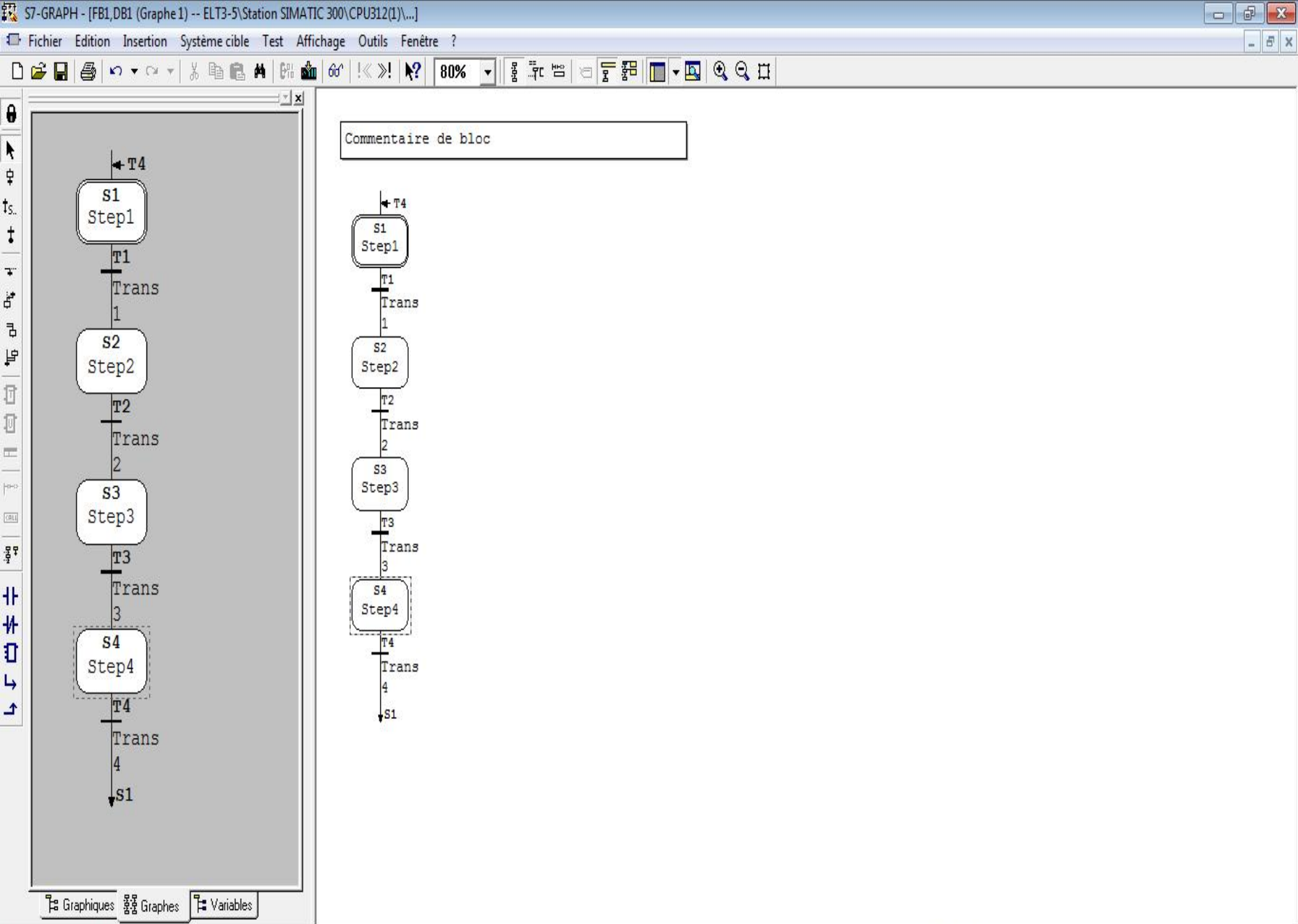
Tableau adressage

	Adresse
Capteur A	E 124.0
Capteur B	E124.1
Bouton M	E124.2
Temporisation T	T1
Action av	A 124.0
Action ar	A124.1

Ouvrir step7 → ELT 3-5



Compléter le grafcet



Pour obtenir de l'aide, appuyez sur F1.

offline

Abs Inser Mod. interface

détail étape

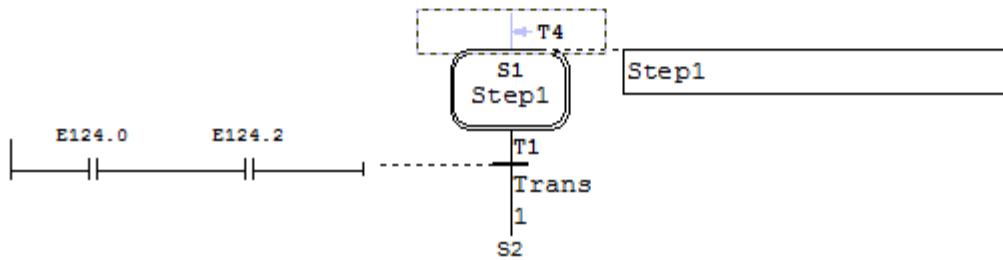
Commentaire d'étape

Verrouillage

| —(C)—|

Surveillance

| —(V)—|

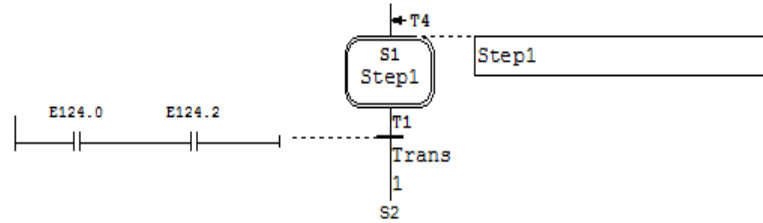


Puis enregistrement de projet FB1

etape 1

Verrouillage
| —(c)—|

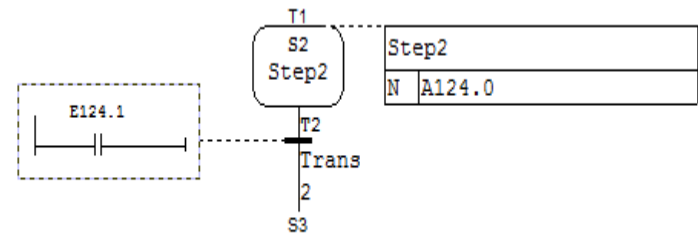
Surveillance
| —(v)—|



etape 2 aller de chariot bers B

Verrouillage
| —(c)—|

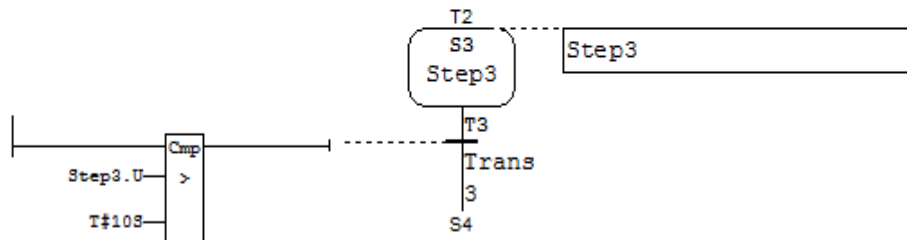
Surveillance
| —(v)—|



etape de temporisation

Verrouillage
| —(c)—|

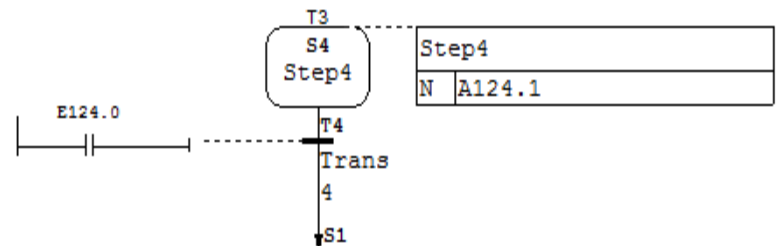
Surveillance
| —(v)—|



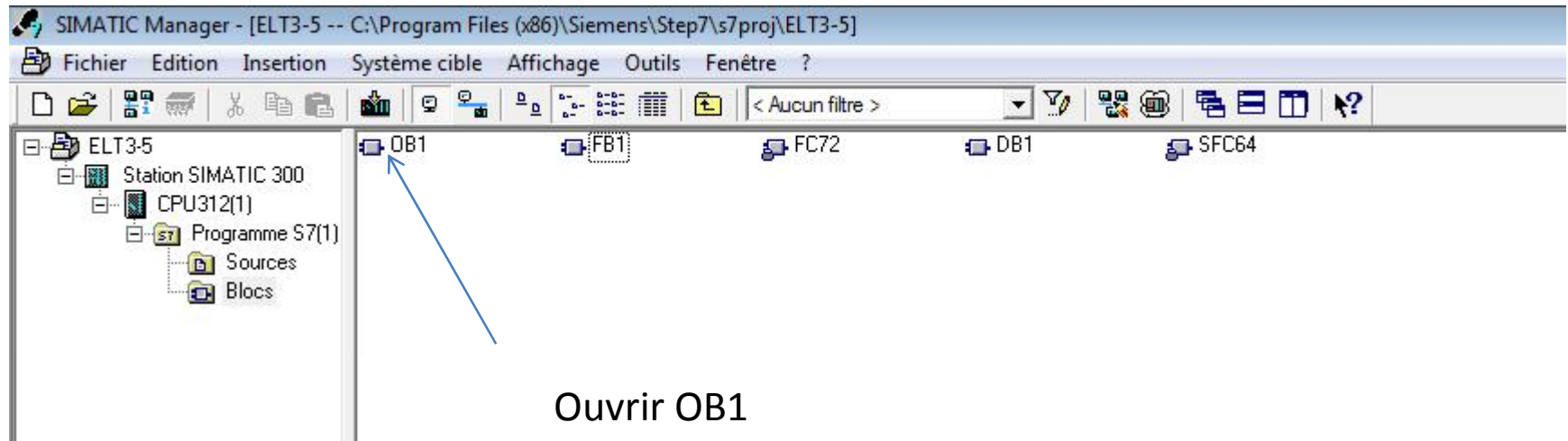
etape de retour à A

Verrouillage
| —(c)—|

Surveillance
| —(v)—|



Après l'enregistrement de FB1 le SIMATIC Manager créer les bloc suivantes:



CONT/LIST/LOG - [OB1 -- "Cycle Execution" -- ELT3-5\Station SIMATIC 300\CPU312(1)\...\OB1]

Fichier Edition Insertion Système cible Test Affichage Outils Fenêtre ?

Contenu de : 'Environnement\Interface'

Interface Nom

1- Nom de bloc

Après enregistrer le bloc

Nouveau réseau

Opérations sur b

Comparaison

Conversion

Comptage

Appels de DB

Sauts

Nombres entiers

Nombres réels

Transfert

Gestion de progr

Décalage/rotatic

Bits du mot d'éti

Temporisations

Opérations sur n

Blocs FB

FB1

Blocs FC

Blocs SFB

Blocs SFC

Multi-instances

Bibliothèques

EN

FB1

ENO

OFF_SQ

S_NO

INIT_SQ

S_MORE

ACK_EF

S_ACTIVE

S_PREV

ERR_FLT

S_NEXT

AUTO_ON

SW_AUTO

TAP_ON

SW_TAP

MAN_ON

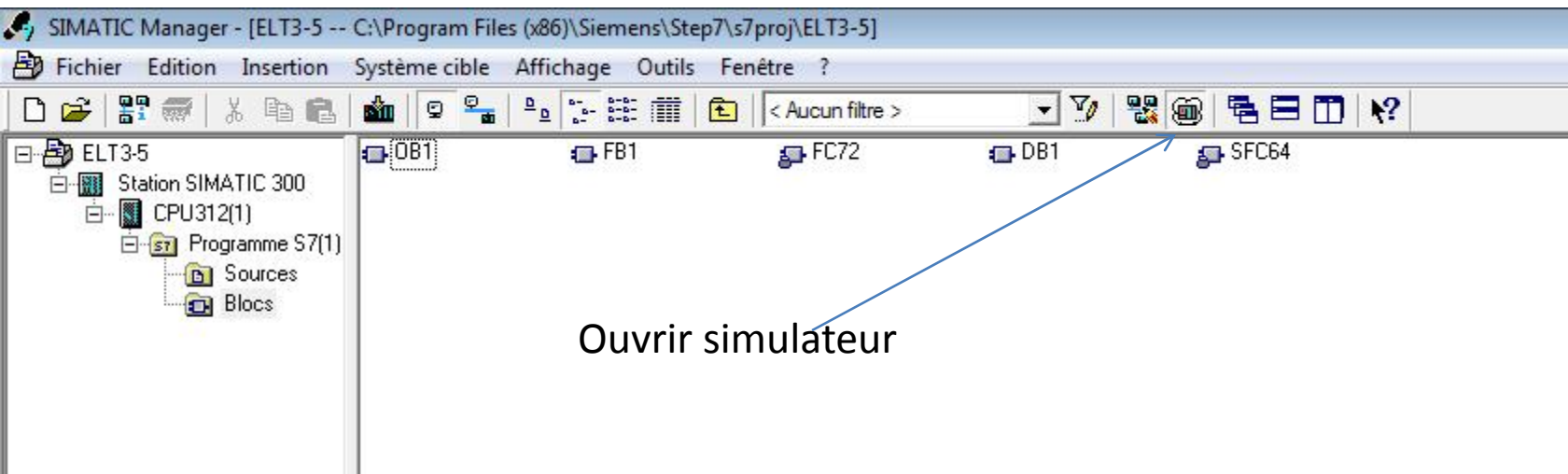
SW_MAN

S_SEL

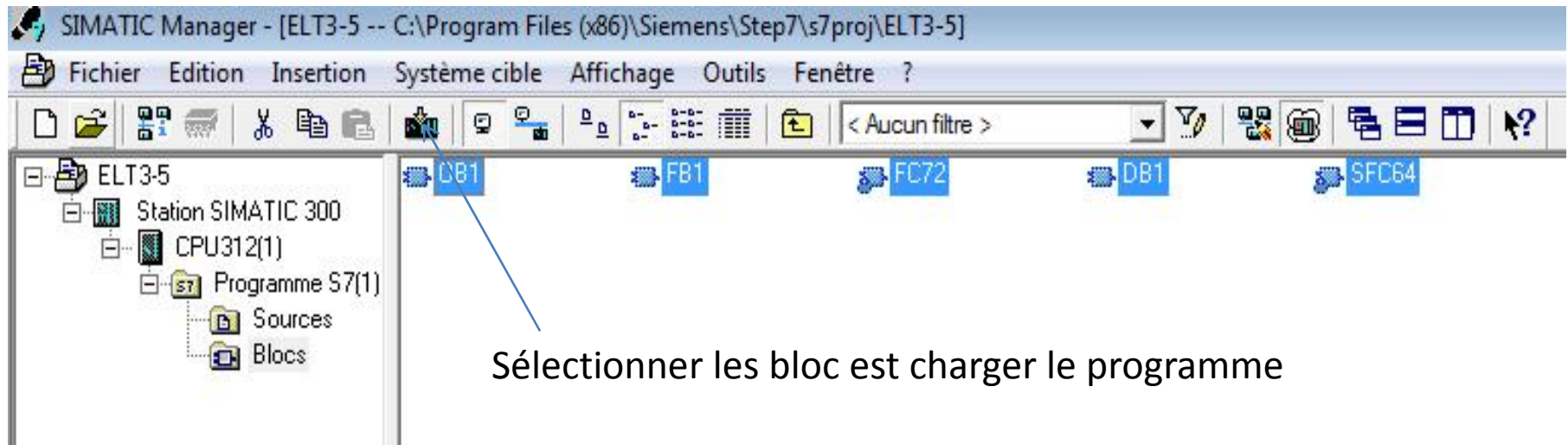
S_ON

S_OFF

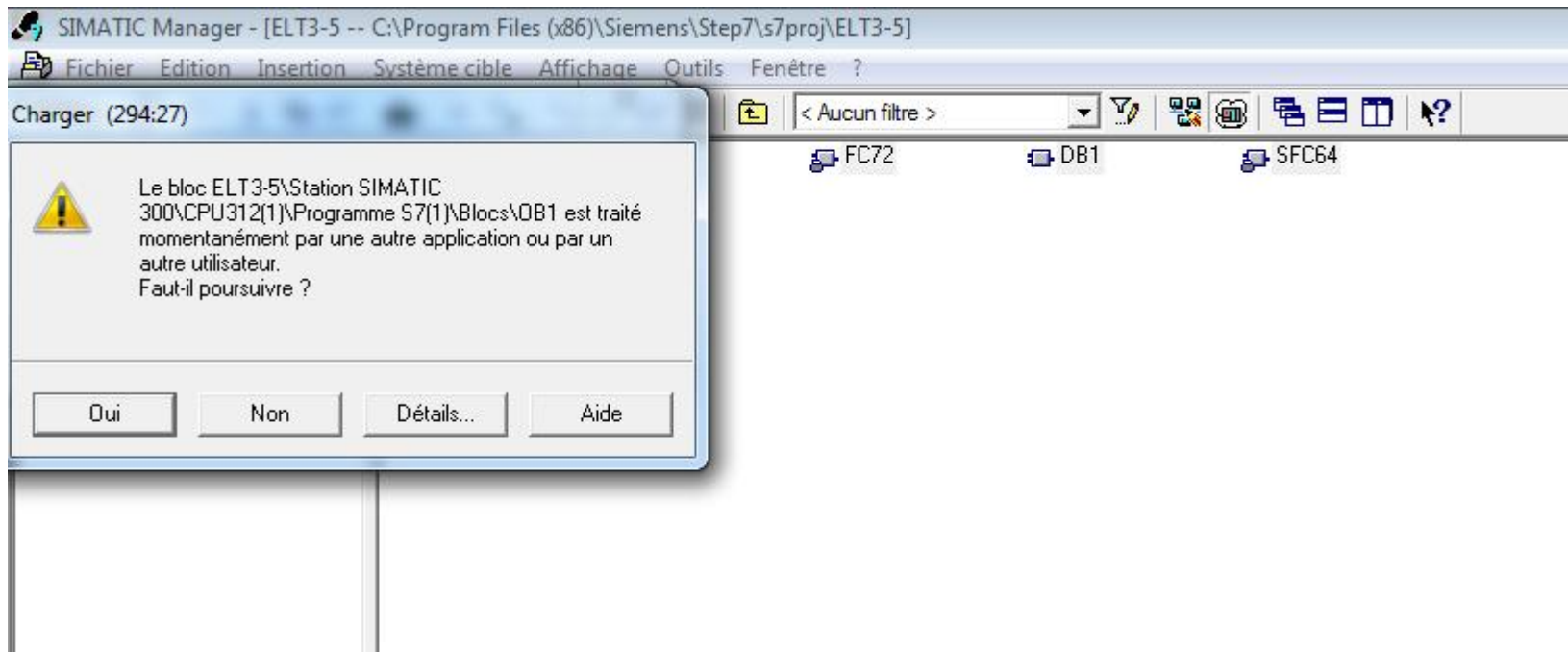
T_PUSH



Ouvrir simulateur



Sélectionner les bloc est charger le programme



simulation

S7-GRAF - [FB1,DB1 (étape S1) -- ELT3-5\Station SIMATIC 300\CPU312(1)\... ONLINE]

Fichier Edition Insertion Système cible Test Affichage Outils Fenêtre ?

Graphiques Graphes Variables

etape 1

Verrouillage
---(C)---

Surveillance
---(V)---

U: T#43s140ms
T: T#43s140ms

Step1

Position A

S7-PLCSIM1

Fichier Edition Affichage Insertion CPU Exécution Options

Fenêtre ?

PLCSIM(MPI)

CPU

SF ☐ RUN-P
DP ☐
DC ☒ RUN
RUN ☐ STOP MRES
STOP ☐

MB ...

MB 0 Bits

7 6 5 4 3 2 1 0

EB ...

EB 124 Bits

7 6 5 4 3 2 1 0

AB ...

AB 124 Bits

7 6 5 4 3 2 1 0

T 1

0 10ms T=0

Compilation : @ELT3-5\Station SIMATIC 300\CPU312(1)\...\FB1, DB1 - <Hors ligne>
Des avertissements ont été émis.

Avertissement >>> (S1) sans contenu.
Avertissement >>> (S3) sans contenu.
0 erreur(s), 2 avertissement(s).

Pour obtenir de l'aide, appuyez sur F1. Default

S7-GRAPH - [FB1,DB1 (étape S2) -- ELT3-5\Station SIMATIC 300\CPU312(1)... ONLINE]

Fichier Edition Insertion Système cible Test Affichage Outils Fenêtre ?

autom.

etape 2 aller de chariot bers B

Verrouillage
---(C)---

Surveillance
---(V)---

U: T#1min2s469ms
T: T#1min2s469ms

Step2
N A124.0

E124.1

T1
T2
Trans
2
S3

S1 Step1
T1
Tr...
S2 Step2
T2
Tr...
S3 Step3
T3
Tr...
S4 Step4
T4
Tr...
S1

Graphiques Graphes Variables

Démarrage cycle

S7-PLCSIM1

Fichier Edition Affichage Insertion CPU Exécution Options
Fenêtre ?

PLCSIM(MPI)

CPU

SF ☐ RUN-P
DP ☐
DC ☒ RUN
RUN ☒ STOP MRES
STOP

MB 0 Bits

7 6 5 4 3 2 1 0
☐ ☐ ☐ ☐ ☐ ☐ ☐ ☐

EB 124 Bits

7 6 5 4 3 2 1 0
☐ ☐ ☐ ☐ ☒ ☐ ☐ ☐

AB 124 Bits

7 6 5 4 3 2 1 0
☐ ☐ ☐ ☐ ☐ ☐ ☐ ☒

T 1

0 10ms T=0

Compilation : @ELT3-5\Station SIMATIC 300\CPU312(1)\...\FB1, DB1 - <Hors ligne>
Des avertissements ont été émis.

Avertissement >>> (S1) sans contenu.
Avertissement >>> (S3) sans contenu.
0 erreur(s), 2 avertissement(s).

Pour obtenir de l'aide, appuyez sur F1. Default

Bibliographie

1- Introduction à l'Automatisme GRAFCET & GEMMA - Mourad KCHAOU

2-help simatic manager

3 TD -Filière Génie industriel et Maintenance- Ecole Supérieure de Technologie Fès- Université Sidi Mohammed Ben Abdellah